

# **Document made available under the Patent Cooperation Treaty (PCT)**

International application number: PCT/JP05/003302

International filing date: 28 February 2005 (28.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-054711  
Filing date: 27 February 2004 (27.02.2004)

Date of receipt at the International Bureau: 16 June 2005 (16.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

20.05.2005

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 2月27日  
Date of Application:

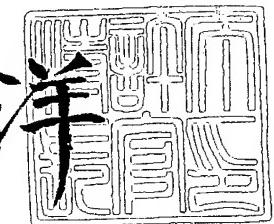
出願番号 特願2004-054711  
Application Number:  
[ST. 10/C]: [JP2004-054711]

出願人 東京エレクトロン株式会社  
Applicant(s):

2005年 3月24日

特許庁長官  
Commissioner,  
Japan Patent Office

小川洋



出証番号 出証特2005-3026268

**【書類名】** 特許願  
**【整理番号】** JPP040011  
**【提出日】** 平成16年 2月27日  
**【あて先】** 特許庁長官殿  
**【国際特許分類】** G01L 9/12  
**【発明者】**  
**【住所又は居所】** 東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内  
**【氏名】** 加川 健一  
**【発明者】**  
**【住所又は居所】** 東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内  
**【氏名】** 八壁 正巳  
**【特許出願人】**  
**【識別番号】** 000219967  
**【住所又は居所】** 東京都港区赤坂五丁目3番6号  
**【氏名又は名称】** 東京エレクトロン株式会社  
**【代理人】**  
**【識別番号】** 100091409  
**【弁理士】**  
**【氏名又は名称】** 伊藤 英彦  
**【電話番号】** 06-6120-5210  
**【選任した代理人】**  
**【識別番号】** 100096792  
**【弁理士】**  
**【氏名又は名称】** 森下 八郎  
**【電話番号】** 06-6120-5210  
**【選任した代理人】**  
**【識別番号】** 100091395  
**【弁理士】**  
**【氏名又は名称】** 吉田 博由  
**【電話番号】** 06-6120-5210  
**【手数料の表示】**  
**【予納台帳番号】** 184171  
**【納付金額】** 21,000円  
**【提出物件の目録】**  
**【物件名】** 特許請求の範囲 1  
**【物件名】** 明細書 1  
**【物件名】** 図面 1  
**【物件名】** 要約書 1  
**【包括委任状番号】** 0309403

**【書類名】特許請求の範囲****【請求項 1】**

ダイシングによって個々のチップに分割された半導体装置であって、  
ダイシングラインに沿う辺を有する基板と、  
前記基板上に形成された半導体素子と、  
前記半導体素子と前記辺との間に位置する前記基板上に形成された突堤部とを備える、  
半導体装置。

**【請求項 2】**

前記突堤部は、前記辺に対して平行に連続的に延びている、請求項 1 に記載の半導体裝置。

**【請求項 3】**

前記突堤部は、前記半導体素子の周囲を取り囲むように形成されている、請求項 1 または 2 に記載の半導体装置。

**【請求項 4】**

基板と、  
前記基板との間に間隙を形成するように前記固定部によって支持された構造体と、  
前記固定部によって支持されていない構造体の部分と、前記基板の外縁との間に位置する基板上に形成された突堤部とを備える、半導体装置。

**【請求項 5】**

前記突堤部は、前記構造体の周囲を取り囲むように形成されている、請求項 4 に記載の半導体装置。

【書類名】明細書

【発明の名称】半導体装置

【技術分野】

【0001】

この発明は半導体装置に関し、特に、ダイシングによって個々のチップに分割される半導体装置に関する。

【背景技術】

【0002】

図9はアクチュエータ素子を示す図であり、(a)は平面図を示し、(b)は(a)の線B-Bに沿う断面図である。

【0003】

図9において、アクチュエータ素子50は、基板51と、固定部52と、導電層53と、電極パッド54, 55と含む積層構造である。導電層53は、円板状に形成されており、固定部52によって基板51との間に間隙領域57を形成するように片持ち梁の支持形態によって支持されている。導電層53は入力される電極パッドに与えられる電気信号に応じて固定部52を支点として上側あるいは下側に変形する。

【0004】

図9に示したアクチュエータ素子50は、基板51であるシリコンウエハ103上に複数形成された後、各素子をダイシング技術により半導体チップに切断して分割し、その半導体チップにリードフレームを接続してパッケージ化される。ダイシング技術は、図10に示す斜視図および図11に示す断面図のように、ダイヤモンド粉末をまぶしたブレード101を高速回転させて洗浄水102を散布しながらシリコンウエハ103を切断することにより行われる。ところが、シリコンウエハ103を切断したときに切りくずなどの異物104が飛び散る。

【0005】

アクチュエータ素子50をチップ化するときに、上記異物104が導電層53に付着すると素子の動作を阻害する問題があるため、異物104が導電層53に付着するのを防止する必要がある。このために、ダイシング時の洗浄水102の水量を増加させることがあるが、洗浄水量を増加させると洗浄水102が導電層53に物理的外力を与えることによる導電層53の破損を引き起こすおそれがある。

【0006】

そこで、図12に示すように、各アクチュエータ素子50の導電層53上に表面保護のための保護テープ9を貼付け、保護テープ9によりアクチュエータ素子50の表面を保護した上で、ダイシングが行われる。

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、導電層53の形状により、隣接する素子間では上から見て間隔の狭い部分と広い部分とがあるため、保護テープ9の密着性のよい部分と悪い部分が生じる。また、間隔の広い部分と狭い部分とでは、ブレード101でダイシングしたときの保護テープ9への力の作用の仕方が異なる。このため、ダイシング時に保護テープ9の浮きや剥がれが生じる。その結果、保護テープ9の浮きや剥がれた部分から異物104を含んだ洗浄水102がアクチュエータ素子50の内部に入り込んで、異物104が導電層53に付着してしまったり、保護能力の低下によるマスクアクチュエータ素子50の構造体破損が引き起こされてしまう。

【0008】

そこで、この発明は、ダイシング時に保護テープが浮いたり剥がれることなく、安定してチップを切断できる半導体装置を提供することである。

【0009】

また、この発明は、切りくずなどの異物が入り込むことなく、構造体の破損を引き起こ

すことがない半導体装置を提供することである。

【課題を解決するための手段】

【0010】

この発明は、ダイシングによって個々のチップに分割された半導体装置であって、ダイシングラインに沿う辺を有する基板と、基板上に形成された半導体素子と、半導体素子と辺との間に位置する基板上に形成された突堤部とを備える。

【0011】

したがって、隣接する突堤部によって膜は安定に支持されているので、ダイシングを行ってその部分を切断するときに、膜が剥がれたり浮き上がることがなく安定してチップを切断することができる。

【0012】

好ましくは、突堤部は辺に対して平行に連続的に延びている。これにより、突堤部に沿って安定してダイシングを行うことができる。

【0013】

好ましくは、突堤部は半導体素子の全周囲を取り囲むように形成されている。このような突堤部を設けることにより、ダイシングにより生じた異物が膜の下に入り込んでも、その異物が突堤部により阻止されるので、半導体素子内に侵入するのを防止できる。

【0014】

この発明の他の局面は、基板と、基板との間に隙間を形成するように固定部によって支持された構造体と、固定部によって支持されていない構造体の部分と、基板の外縁との間に位置する基板上に形成された突堤部とを備える。

【0015】

異物の侵入通路となる基板と構造体との間の隙間部分に突堤部を設けることで、異物が侵入するのを抑制できる。

【0016】

好ましくは、突堤部は構造体の全周囲を取り囲むように形成されている。これにより、異物がいずれの方向からも半導体素子内に侵入することができない。

【発明を実施するための最良の形態】

【0017】

図1はこの発明の第1の実施形態における半導体装置を示す平面図であり、図2は図1の線A-Aに沿う断面図である。

【0018】

図1において、半導体装置を構成するアクチュエータ素子50は、基板51と、固定部52と、構造体としての導電層53と、電極パッド54, 55と、突堤部56とを含む積層構造である。導電層53は、円板状に形成されており、固定部52によって基板51との間に隙間領域57を形成するように片持ち梁の支持形態によって支持されている。導電層53は電極パッド54, 55に与えられる電気信号に応じて固定部52を支点として上側あるいは下側に変形する。なお、導電層53に代えて、構造体としての絶縁層または半導体層を用いてもよい。

【0019】

基板51はダイシングラインに沿う4つの辺を有する矩形状に形成されており、アクチュエータ素子50の周囲を囲むように突堤部56が、アクチュエータ素子50と基板51の各辺との間に位置するように形成されている。突堤部56は4つの辺を有する矩形状であり、それぞれの辺が基板51の各辺に対して平行に連続的に延びている。また、突堤部56の高さは、導電層53の上面より高くなるように形成されている。導電層53上には電極パッド54が形成されており、基板51上には電極パッド55が形成されている。より好ましくは、突堤部56はアクチュエータ素子50の全周囲を囲むのが好ましい。

【0020】

なお、突堤部56は固定部52を製造するときに同一材料および同一プロセスで形成することができる。

**【0021】**

図3は図1に示したアクチュエータ素子50が複数形成されたシリコンウエハ60をダイシングする状態を模式的に示す断面図である。シリコンウエハ60上には、図1で説明した積層構造を有する複数のアクチュエータ素子50が形成されており、突堤部56上には保護テープ9が密着して貼り付けられている。そして、隣接するアクチュエータ素子50の突堤部56、56間でガイドされるごとくブレード101により基板51の辺に沿つてシリコンウエハ60がダイシングされて、半導体チップごとに切断される。

**【0022】**

各アクチュエータ素子50間における突堤部56、56の間隔を等しくでき段差部がなくなるので、ダイシングラインに沿ってブレード101でダイシングを行ったときに保護テープ9に作用する力を均一にできる。これにより、保護テープ9の浮きや剥がれが生じることがない。しかも、保護テープ9の切断部分から異物104を含んだ洗浄水が下部に漏れても隣接する突堤部56、56の間に留まるので、アクチュエータ素子50の内部に異物104が入り込むことがなく、保護能力の低下によるアクチュエータ素子50の構造体破損が引き起こされてしまうのを防止できる。

**【0023】**

なお、図1に示した実施形態では、アクチュエータ素子50の周囲を囲むように矩形の突堤部56を形成したが、これに限ることなく、導電層53の固定部52によって支持されていない部分と基板51の外縁との間に位置する基板上に突堤部56を形成してもよい。すなわち、固定部52自体は異物104の侵入を阻止できるので、固定部52によって支持されていない、それ以外の部分から異物104が侵入しないように突堤部56を形成してもよい。

**【0024】**

図4はこの発明の第2の実施形態における半導体装置の平面図である。図4に示した実施形態では、アクチュエータ素子50の全ての周囲を囲むことなく、基板1の4つの辺に平行であり、かつ独立した4つの突堤部121をアクチュエータ素子50と各辺との間に形成したものである。このように、アクチュエータ素子50の全ての周囲を囲むことなく、突堤部121を基板1の各辺に平行に形成に形成するだけでも、突堤部121により図3に示した保護テープ9の密着性を向上でき、ブレード101でシリコンウエハをダイシングする際に保護テープ9に作用する力を均一にできる。

**【0025】**

図5はこの発明の第3の実施形態における半導体装置の平面図である。この図5に示した第3の実施形態では、突堤部122をリング状に形成してアクチュエータ素子50の全周囲を囲むようにしたものである。これにより、図3に示した保護テープ9の切断部が下に垂れ下がって、保護テープ9の切断部分から異物104を含んだ洗浄水が下部に漏れて隣接する突堤部122、122の間に留まるので、アクチュエータ素子50の内部に異物104が入り込むことがない。したがって、保護能力の低下によるアクチュエータ素子50の構造体破損が引き起こされてしまうのを防止できる。

**【0026】**

なお、図1に示した四角形状の突堤部56や図5に示したリング状の突堤部122に限らず、これらの形状を変形させてもよい。要するに、アクチュエータ素子50の周囲を囲む形状であればどのような形状でもよい。

**【0027】**

図6はこの発明の第4の実施形態における半導体装置の平面図である。図5に示した実施形態では、アクチュエータ素子50の周囲を囲むように突堤部122を形成したのに対し、図6に示した実施形態では、基板51上の2箇所に固定部52を設け、これらの固定部52により導電層57を支持するものである。固定部52、52のそれぞれの間に設けられている隙間部分から異物が入らないように、その隙間部分の狭い側の幅d1よりも長いd2の長さを有する突堤部123をアクチュエータ素子50aと基板51の外縁との間に設ける。突堤部124は幅d1の隙間部分を除く広い隙間部分を囲むようにコ字状に設ける。

形成される。

**【0028】**

このように固定部52間に形成される隙間部分に対向して突堤部123、124を設けることで、アクチュエータ素子50aの基板51と導電層57との間の隙間領域に異物104が入り込むのを阻止することができる。

**【0029】**

図7はこの発明の第5の実施形態における半導体装置の平面図である。この実施形態は、図6に示した突堤部123に代えて短い円弧状に形成された突堤部125と、長い円弧状に形成された突堤部126を固定部52間に形成される隙間部分に対向して配置したものである。このような突堤部125、126を設けることによっても、アクチュエータ素子50aの隙間領域に異物104が入り込むのを阻止することができる。

**【0030】**

図8はこの発明の第6の実施形態における半導体装置の平面図である。この実施形態では、固定部52、52間に形成される隙間部分に対向して、隙間部分の幅d1よりもその長さが短く形成された突堤部127を各隙間部分に対向して近接して配置したものである。突堤部127の長さが隙間部分の長さd1よりも短いが、隙間部分に近接して配置されているので、異物104がアクチュエータ素子50の隙間領域に入り込むのを阻止することができる。

**【0031】**

なお、この発明は上記したアクチュエータ素子50、50a以外の半導体装置に適用してもよい。

**【0032】**

以上、図面を参照してこの発明の実施形態を説明したが、この発明は、図示した実施形態のものに限定されない。図示された実施形態に対して、この発明と同一の範囲内において、あるいは均等の範囲内において、種々の修正や変形を加えることが可能である。

**【産業上の利用可能性】**

**【0033】**

この発明に係る半導体装置は、基板と導電層との間の隙間領域に異物が入り込むのを阻止しながらダイシングにより半導体チップを形成できるので、素子の構造体破損が引き起こされることがなく、アクチュエータ素子に有効に利用される。

**【図面の簡単な説明】**

**【0034】**

【図1】この発明の第1の実施形態における半導体装置を示す平面図である。

【図2】図1の線A-Aに沿う断面図である。

【図3】図1に示したセンサ素子が複数形成されたシリコンウエハをダイシングする状態を示す断面図である。

【図4】この発明の第2の実施形態における半導体装置の平面図である。

【図5】この発明の第3の実施形態における半導体装置の平面図である。

【図6】この発明の第4の実施形態における半導体装置の平面図である。

【図7】この発明の第5の実施形態における半導体装置の平面図である。

【図8】この発明の第6の実施形態における半導体装置の平面図である。

【図9】従来のアクチュエータ素子を示す図である。

【図10】従来のダイシング工程を示す図である。

【図11】従来のダイシング工程でシリコンウエハをダイシングする工程を示す断面図である。

【図12】保護テープで素子表面を覆った状態でダイシングする工程を示す断面図である。

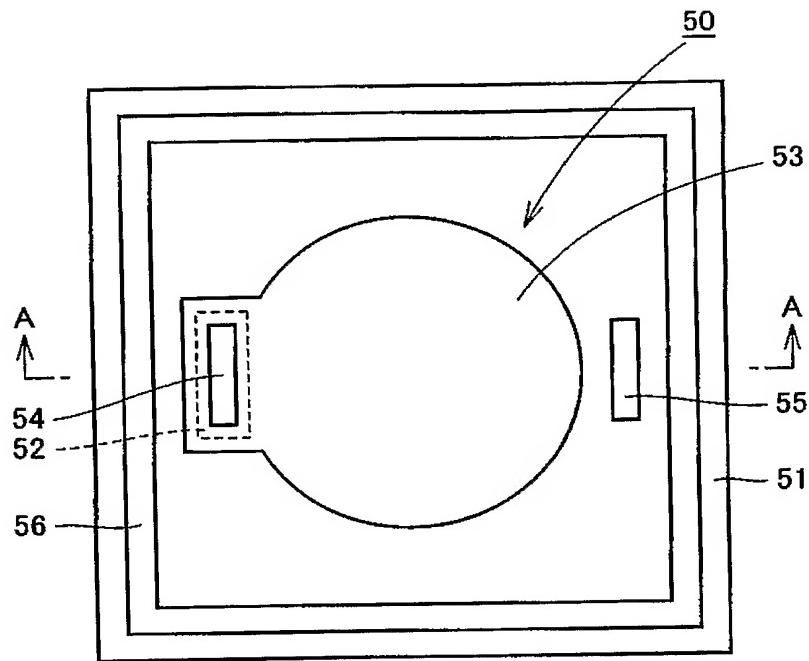
**【符号の説明】**

**【0035】**

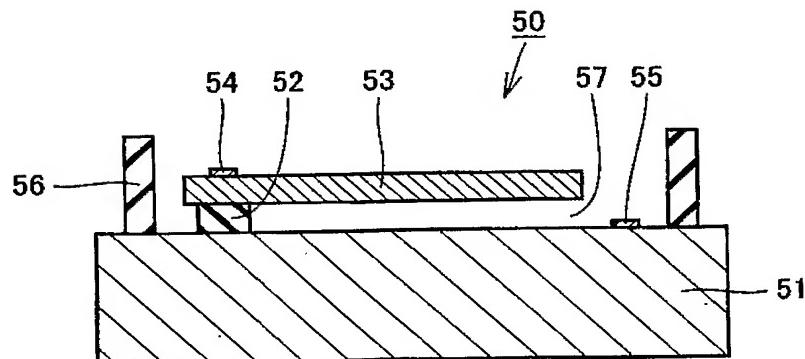
50, 50a アクチュエータ素子、51 基板、52 固定部、53 導電層、54

, 55 電極パッド、57 間隙領域、9 保護テープ、56, 121~127 突堤部  
、60 シリコンウエハ、101 ブレード、104 異物。

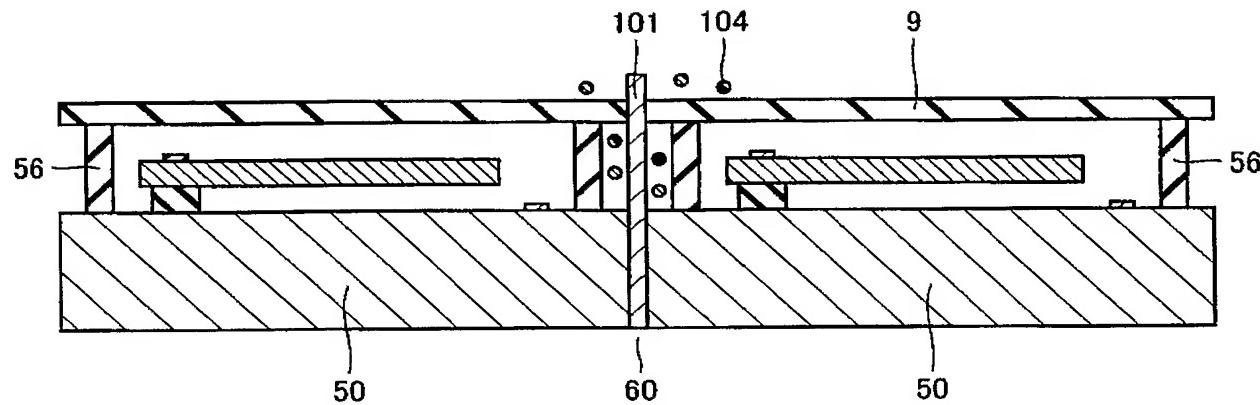
【書類名】 図面  
【図1】



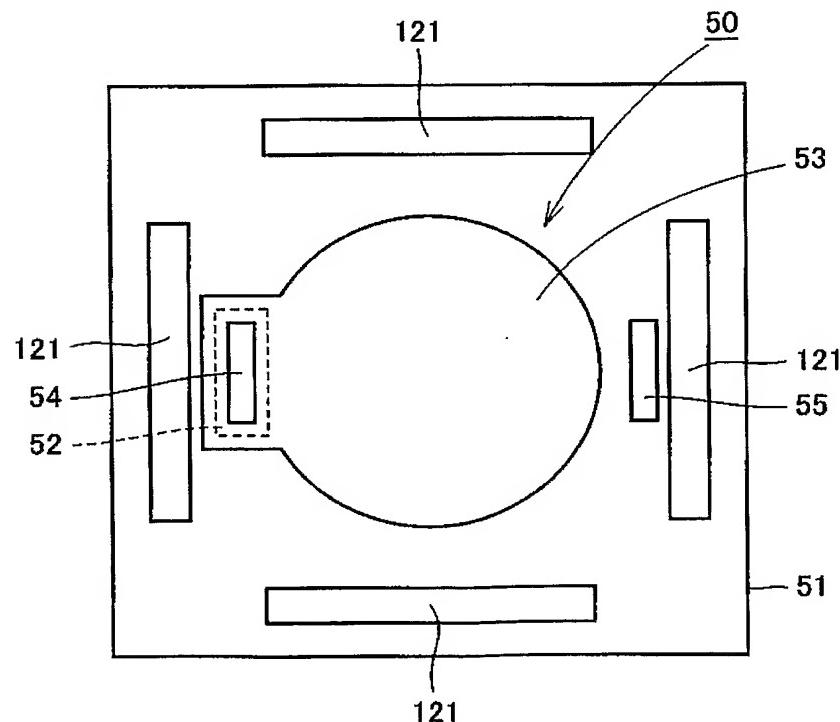
【図2】



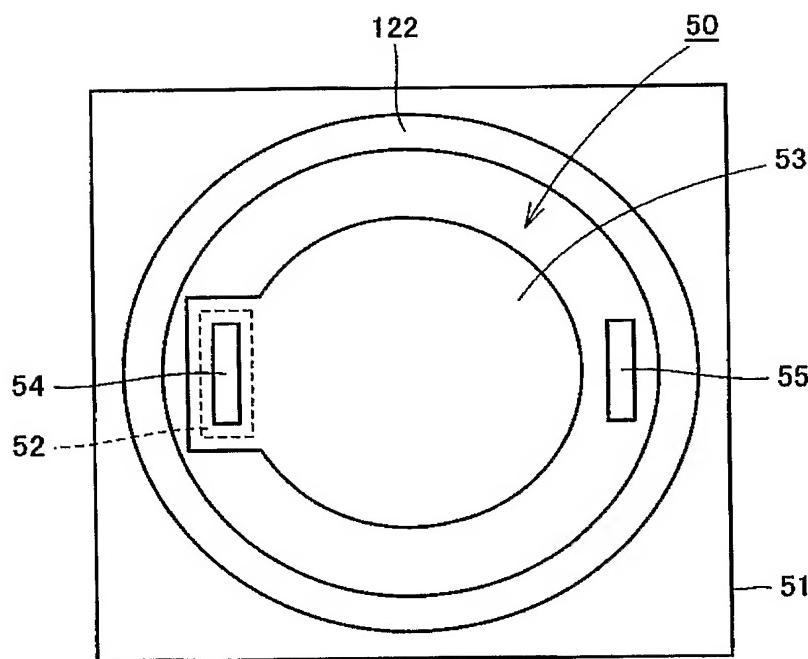
【図3】



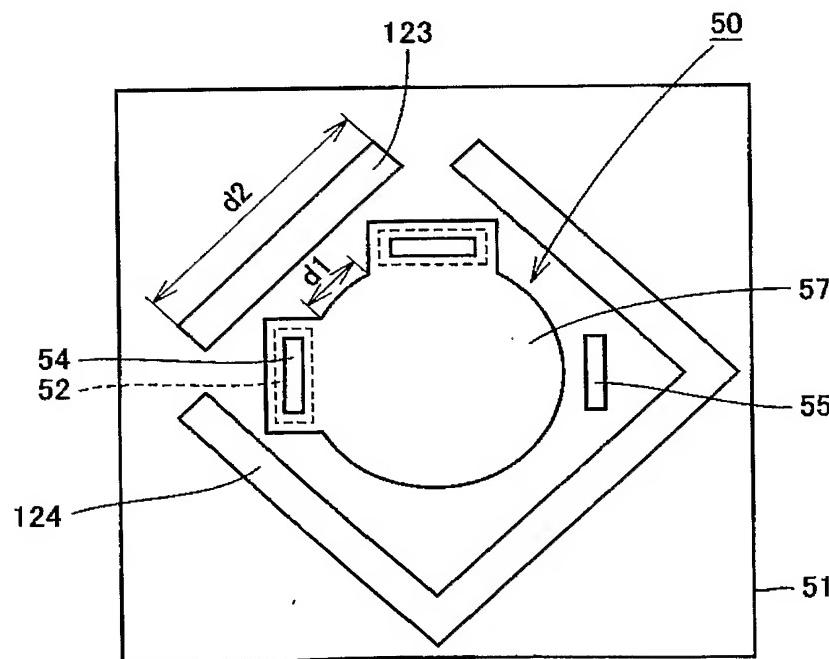
【図4】



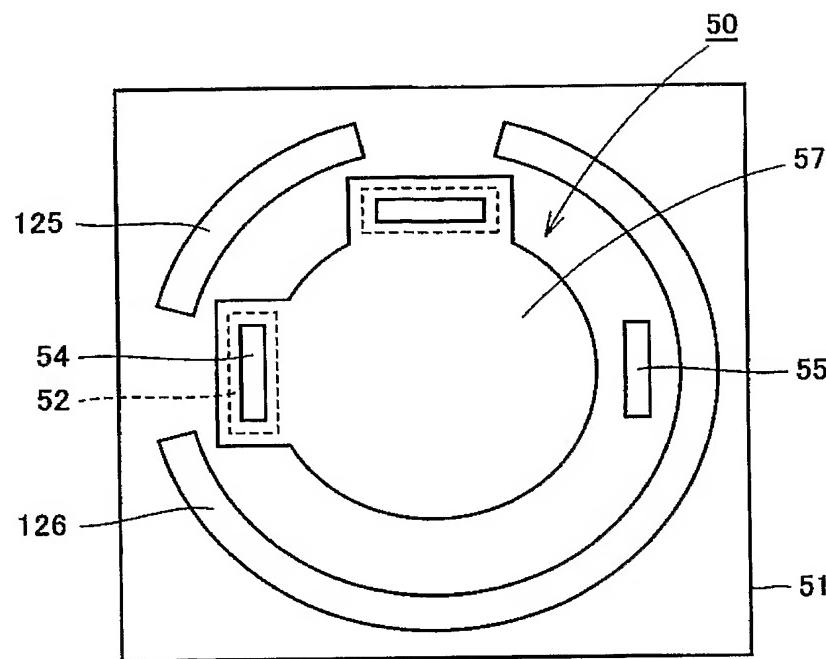
【図 5】



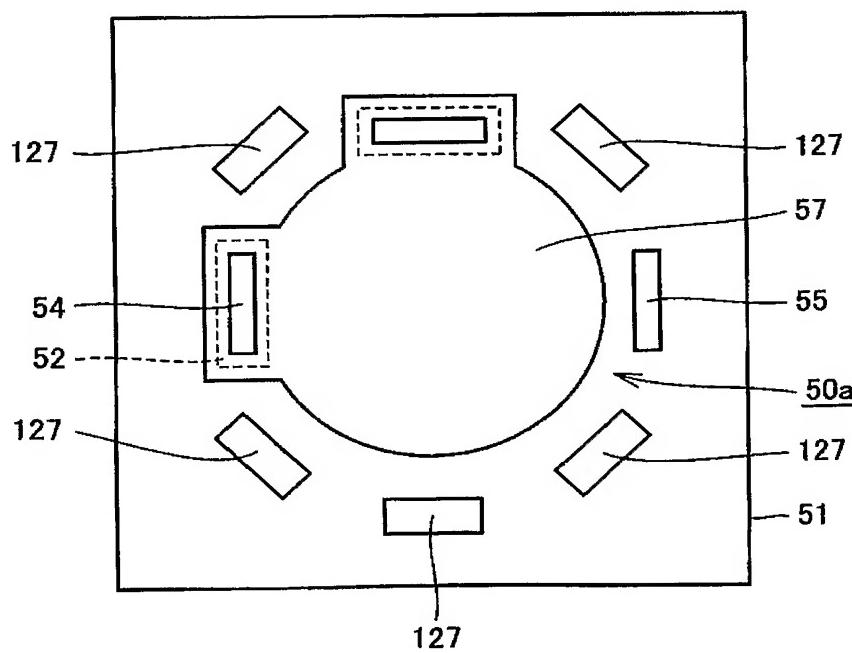
【図 6】



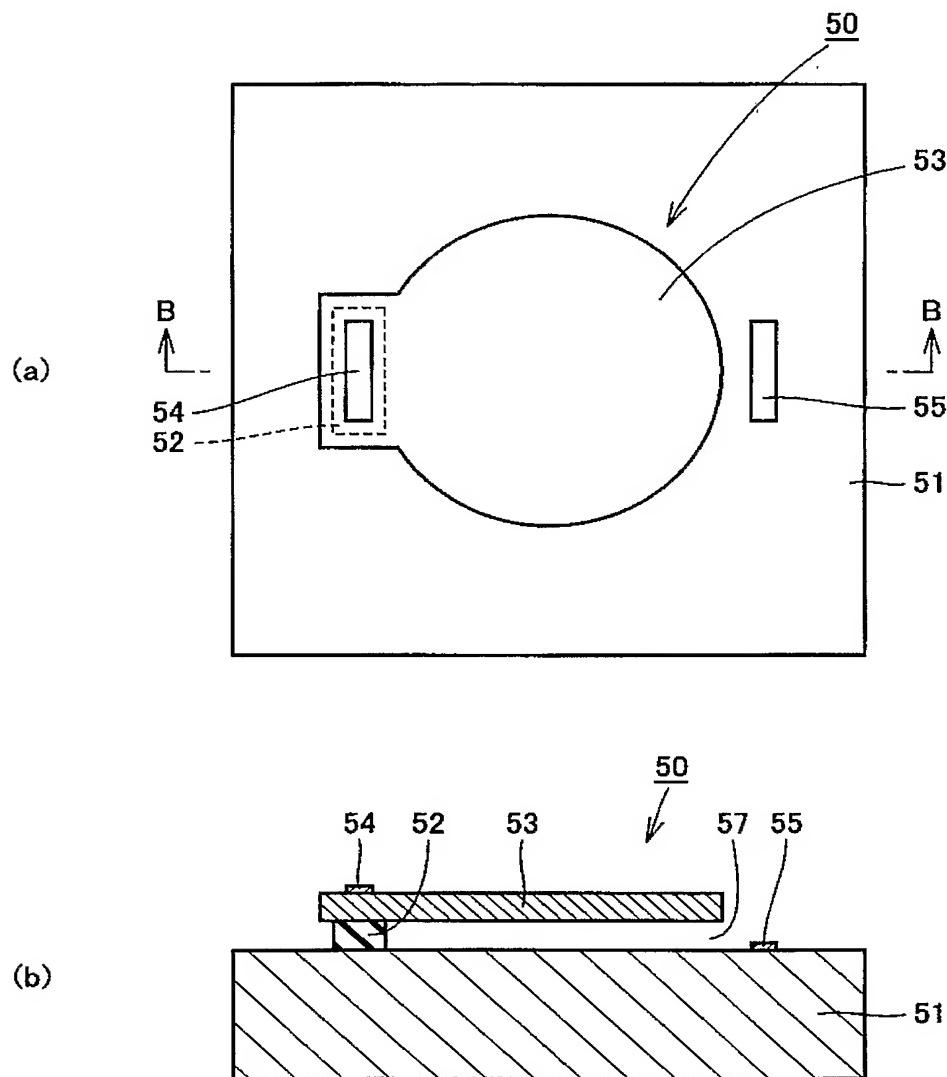
【図 7】



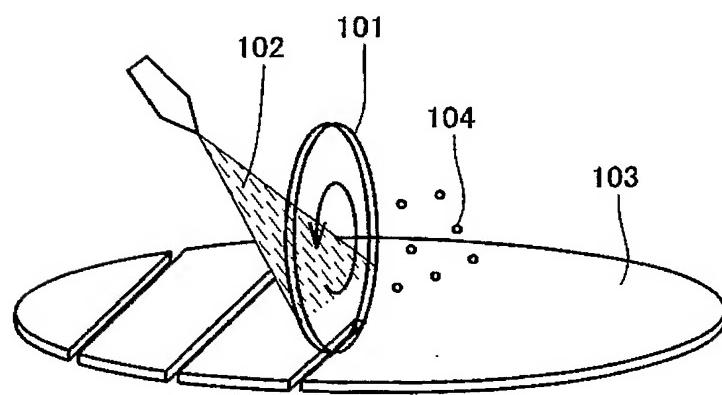
【図 8】



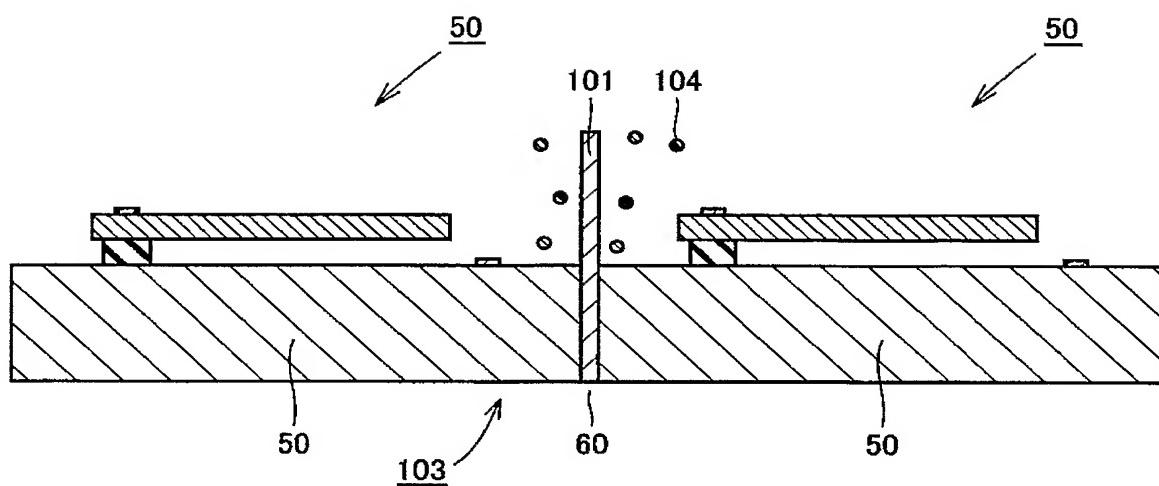
【図9】



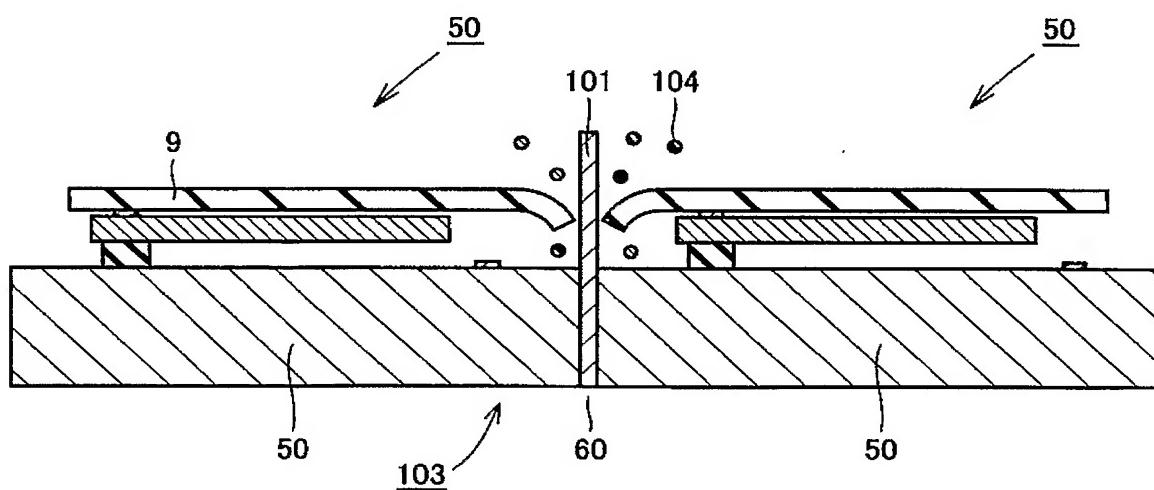
【図10】



【図11】



【図12】



【書類名】要約書

【要約】

【課題】 切りくずなどの異物が入り込むことなく、各半導体素子をダイシングできる半導体装置を提供する。

【解決手段】 基板51はダイシングラインに沿う4つの辺を有する矩形状に形成されており、アクチュエータ素子50の全周囲を囲むように突堤部56が、アクチュエータ素子50と基板51の各辺との間に位置するように形成されている。突堤部56は4つの辺を有する矩形状であり、それぞれの辺が基板51の各辺に対して平行に連続的に延びている。突堤部56により、保護テープ9の密着性を向上できるので、ダイシング時に生じる異物104がアクチュエータ素子50内に入り込むのを阻止できる。

【選択図】 図1

特願 2004-054711

出願人履歴情報

識別番号

[000219967]

1. 変更年月日

[変更理由]

住 所

氏 名

2003年 4月 2日

住所変更

東京都港区赤坂五丁目3番6号

東京エレクトロン株式会社